

AC695N、AC696N 硬件设计指南 V1.0

特别注意事项：

- 1、VBAT 电源脚输入电压不要超过 5.0V。
- 2、LDO_IN 充电输入脚电压不能超过 5.5V。
- 3、LDO_IN 必须预留对地电容位。
- 4、内部软开机方案的音箱或耳机，开关机按键请使用 PB1 口低电平唤醒。
- 5、为保证产品的安全可靠，电池请使用带保护板的电池
- 6、烧写 IO（VMCU、USBDM、USBDP、VDDIO、VSSIO）必须拉出测试点。

1. 版本信息

日期	版本号	描述
2020.6.11	V1.0	原始版本

目录

AC695N、AC696N 硬件设计说明书 V1.0.....	1
1. 电路设计指南.....	3
1.1 晶振的选型说明.....	3
1.2 DCDC 选型及电路说明.....	3
1.3 LDO_IN 充电电路说明.....	3
1.4 DAC 抗干扰电路说明.....	4
1.5 MIC 电路说明.....	5
1.6 ESD 电路说明.....	5
2. PCB Layout 设计指南.....	6
2.1 晶振设计指南.....	6
2.2 DCDC 设计指南.....	6
2.3 音频信号线和 AGND 的设计指南.....	6
2.4 FM 设计指南.....	6
3. 其他说明.....	6
3.1 关于蓝牙耳机装配要求说明.....	6
3.2 关于 LDOIN 充电问题说明.....	7
附录 1: 晶振模块 layout 注意事项.....	8
附录 2: DCDC 模块 layout 注意事项.....	8
附录 3: 音频信号线和 AGND 的 layout 注意事项.....	10
附录 4: FM 模块 layout 注意事项.....	10

1. 电路设计指南

1.1 晶振的选型说明

由于蓝牙对频偏要求比较高，所以晶振的品质对蓝牙的性能至关重要，选型过程中必须保证晶振的一致性和稳定性。晶振的频率偏差必须 $\leq \pm 10\text{ppm}$ ，负载 CL 推荐 12pF。

品牌	对地电容值	型号	频偏
大明电子	预留对地电容位置	24M (CL=12pF)	$\pm 20\text{K}$

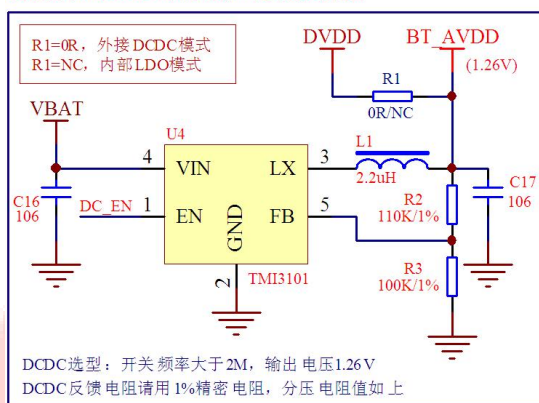
推荐厂商：烟台大明电子。若使用其他厂商的晶振，一定要测试验证。

1.2 DCDC 选型及电路说明

- ① 若方案接受芯片内部LDO模式功耗，外置DCDC可省。
- ② DCDC芯片选型：要求开关频率大于2M，输出电压1.26V。推荐型号：TMI3101
- ③ DCDC反馈电阻R2、R3请用1%精密电阻。

示意图如下：

若方案接受芯片内部LDO模式功耗，外置DCDC可省
电感要靠近DC-DC芯片放置，SW走线要尽量短



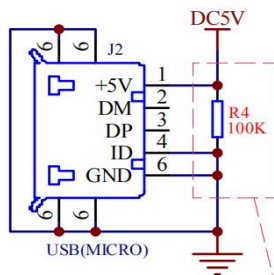
1.3 LDO_IN 充电电路说明

AC695N、AC696N 内置充电模块，设计要求如下：

① TWS耳机机型

- 1) 充电输入脚要求增加100K电阻，以兼容各种类型的充电仓；

【注：此电阻不针对5V常开充电仓】，如下图所示。



充电输入脚电阻要求：此电阻不针对5V常开充电仓
1、充电输入脚增加100K电阻，以兼容各种类型的充电仓
2、硬件增加100K后，内部10K下拉电阻关闭，不需要再操作
3、量产的方案，可不改板，把充电输入脚电容贴为100K电阻
4、充电仓上拉到电池用于保持维持电压的电阻值也必须为100K

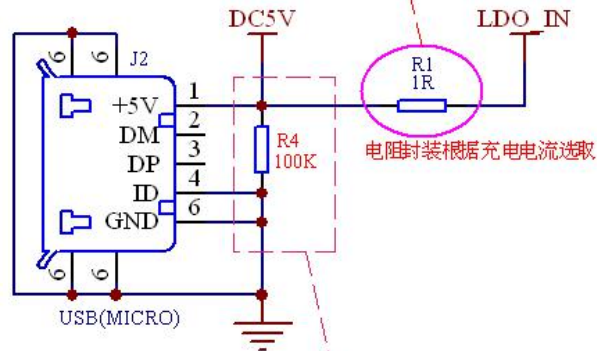
2) 若用到充电器插头或外置直流电源充电

AC695N TWS方案, LDO_IN充电输入端必须串限流电阻1R, 如下图所示。

【注: AC695N方案, 仅配充电仓充电, 则无此要求】

【注: AC696N方案, 无此要求】

- 1、AC696N方案 此电阻可以省掉, +5V可以直接接LDO_IN脚
- 2、AC695N方案 若使用充电器插头直接对耳机充电方案 1R电阻不能省

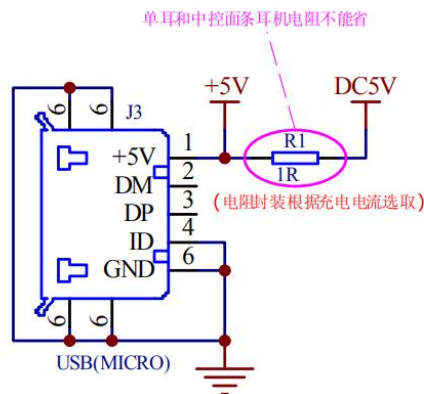


- 充电输入脚电阻要求: 此电阻不针对5V常开充电仓
- 1、充电输入脚增加100K电阻, 以兼容各种类型的充电仓
 - 2、硬件增加100K后, 内部10K下拉电阻关闭, 不需要再操作
 - 3、量产的方案, 可不改板, 把充电输入脚电容贴为100K电阻
 - 4、充电仓上拉到电池用于保持维持电压的电阻值也必须为100K

② 单耳/面条耳机

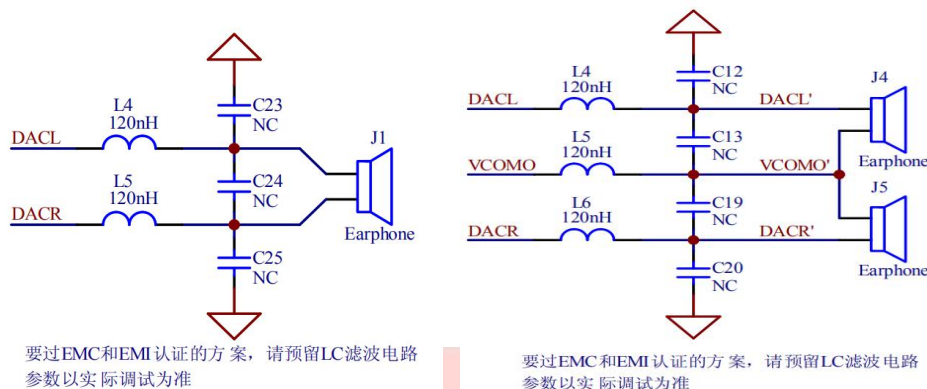
AC695N单耳/面条耳机方案, 充电输入脚必须串限流电阻1R, 如下图所示。

【注: AC696N方案, 无此要求】



1.4 DAC 抗干扰电路说明

AC695N、AC696N 支持 DACL/DACR 差分方式和 DACL/DACR/VCOMO 立体声方式示意图如下:



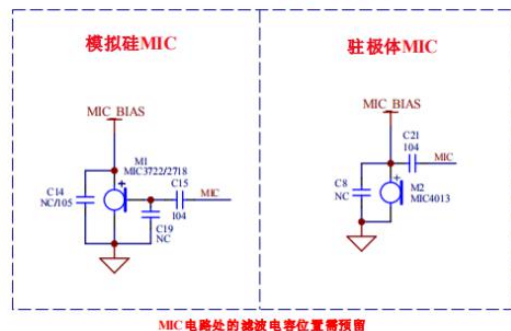
- 1) DAC 部分建议预留抗干扰电路；如空间有限，可只预留L4/L5/L6。
 - 2) 如对噪声要求严格，建议DAC电路及焊接点，正反面铺**AGND**，或不铺地，**切勿铺“数字GND”**，并且远离“数字GND”，可以有效去除高频噪声。
 - 3) L4/L5固定使用 100nH 或者 120nH，可以有效去除蓝牙通话时，手机靠近样机产生的高频 TDD 噪声；L6固定使用 220nH 或 330nH，可以有效去除播歌时的高频噪声(LAYOUT 不合理时，可尝试此方法去除)。
- 注：DAC 端预留的噪声处理电路会带来成本的增加，若方案设计够合理，且对噪声要求不高，可以不预留

1.5 MIC 电路说明

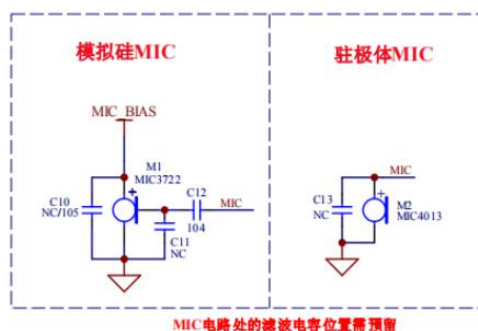
AC695N、AC696N 支持模拟硅 MIC 和驻极体 MIC 两种方式。

示意图如下：

AC695N方案



AC696N方案



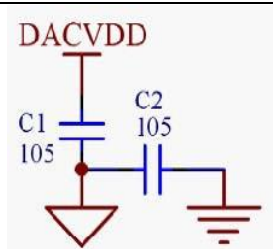
注：

驻极体 MIC 方案，AC695N 要求必须 MIC 输入有隔直电容，设计时必须注意区别于 AC696N。

1.6 ESD 电路说明

- ①DACL、DACR 等模拟部分的走线，和相关的元器件，容易受静电的干扰，注意保护（可加大和GND的间隔，元器件下面不铺 GND 等）
- ②在 DACVDD 电源的退耦电容 C1 处，建议就近预留 C2:105 电容，把 AGND 和 GND 连接起来（若方案设计够合理，可以不预留）

示意图如下：



2.PCB Layout 设计指南

PCB Layout 设计应注意以下几点:

- 1) 主控芯片上所有退耦电容都必须尽量靠近芯片管脚放置, 退耦电容地的回路尽量短。
- 2) 优先考虑蓝牙天线的摆放位置, RF 天线尽量靠近板边
- 3) FM 天线匹配网络尽量靠近芯片引脚放置, 天线走线要求远离干扰源 (如LCD/LED 屏数据线)
- 4) 24M 晶振必须靠近芯片的时钟管脚 (BTOSCO 和BTOSCI) 放置。24M 晶振走线必须做立体包地, 远离干扰源, 走线时不要与其他数据线并行走线。
- 5) DACL、DACR、AUXL、AUXR、MIC 等音频信号走线时, 注意远离数字信号 (LCD/LED 信号, USB, SD 等)

具体模块设计指南, 参考如下:

2.1 晶振设计指南

参考附录 1: 晶振模块 layout 注意事项。

2.2 DCDC 设计指南

参考附录 2: DCDC 模块 layout 注意事项。

2.3 音频信号线和 AGND 的设计指南

参考附录 3: 音箱类音频信号线和 AGND 的 layout 注意事项。

2.4 FM 设计指南

参考附录 4: FM 模块 layout 注意事项。

3.其他说明

3.1 关于蓝牙耳机装配要求说明

装配对蓝牙性能影响不可忽视, 可能引入噪声和距离上的劣化影响, 建议优化如下:

- 1) 蓝牙天线或DCDC芯片, 结构上避开喇叭、喇叭线, 以及MIC器件。
- 2) 电池建议贴海绵胶垫高, 尽量拉大与天线RF的间距;要求海绵胶垫高度位置统一
- 3) 带触摸铜箔, 装配上, 统一位置, 且尽量避开天线
- 4) 喇叭和电池线考虑进行双绞线处理, 并在放置时避开天线和DCDC芯片。



3.2 关于 LDOIN 充电问题说明

一、关键的配置项（在 board.c），根据不同充电仓，设置不同的值，如下表

①: ldo5v_off_filter

②: ldo5v_pulldown_en

③: int eSystemConfirmStopStatus(void);

充电仓类型	充电仓描述	①	②	③	硬件电路要求
类型 1	5V 常开充电仓	-----	0	注释掉该函数	LDOIN 处不需要增加 100K 对地电阻
类型 2	自动升压充电仓	根据实际仓配置过滤时间	0	保留该函数	LDOIN 处需要增加 100K 对地电阻
类型 3	按键升压带上拉电阻提供维持电压的充电仓	根据实际仓配置过滤时间	0	保留该函数	LDOIN 处需要增加 100K 对地电阻

其他类型充电仓另做分析

二、AC695N、AC696N 充电硬件电路调整:

1、耳机端充电脚 LDOIN 硬件预留一个对地电阻位，防止后续要加料需要改板

2、对于充电仓类型 3，仓输出保持维持电压，耳机入仓后，LDOIN 电压应保持在 1~2V，充电仓上拉电阻应改为 100K，耳机端 LDOIN 增加下拉电阻 100K。

三、AC695N、AC696N 常见充电问题，处理如下：

问题 1：对于类型 2 充电仓，充满后循环充电

原因：设置过滤时间较小，导致程序判断出仓了，误打开了 10k 下拉电阻导致。

解决方法：ldo5v_off_filter 设置需要大于充电仓掉到 0 再升到维持电压的时间（注意单耳和双耳在仓时上升时间可能有差异）

问题 2、对于类型 2 或者类型 3 充电仓，第一只放入仓的耳机能够充电，第二只入仓则不能充电

原因：可能是充电仓输出纹波过大，导致充电去抖检测一直不能稳定。

解决方法：把耳机充电电流调小致充电仓输出纹波小为止。

问题 3、对于充电仓类型 3，充电仓不升压，耳机入仓后，红灯一闪一闪的问题

原因：充电仓上拉电阻值较小，耳机入仓后靠自身耗电不足以拉低维持电压，耳机检测到 LDOIN 电压大于耳机电池电压，耳机进入了充电。充电开启后，又会拉低维持电压。

解决方法：充电仓上拉电阻改为 100K，耳机端 LDOIN 增加下拉电阻 100K（耳机入仓后，LDOIN 电压保持在 1~2V 即可，实际取值以测试为准）。已量产的机型，把之前 LDOIN 引脚处的 222 电容改贴为 100K 电阻，若这类机型还需支持串口升级，在测试盒端的串口处增加一个 222 电容。

问题 4、对于充电仓类型 3，拔出开机慢问题

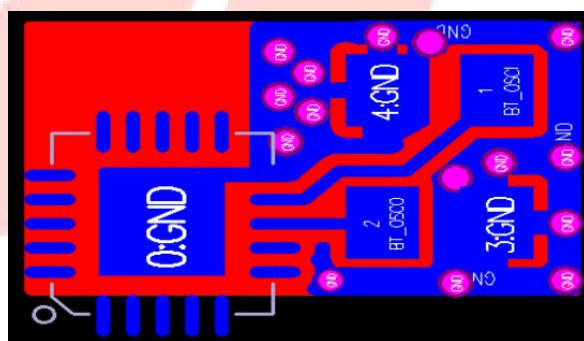
原因：出仓后，LDOIN 出现反漏电导致 LDOIN 电压要很久才能掉到拔出电压。

解决方法：在耳机 LDOIN 加 100K 下拉电阻，加快 LDOIN 放电速度，充电仓端上拉电阻遵循第 3 点改为 100K 去配置。

附录 1：晶振模块 layout 注意事项

① 晶振摆放应尽量靠近主控引脚，摆放距离不应超过 1CM。

② 晶振走线附近不能有数字信号走线，特别是 SD 卡信号线，USB 信号线，IIC 信号线，红外接收信号，及其他 CLK 信号，并切勿平行走线，晶振走线正反两面均需用电源或地包裹。示意图如下：

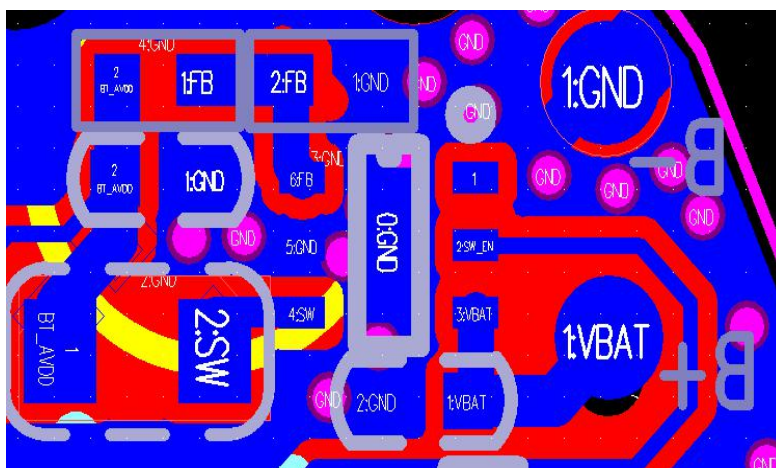


附图 1 晶振布局和走线示意图

附录 2：DCDC 模块 layout 注意事项

① 优先保证地回路的连通性，避免地回路走线过长过细

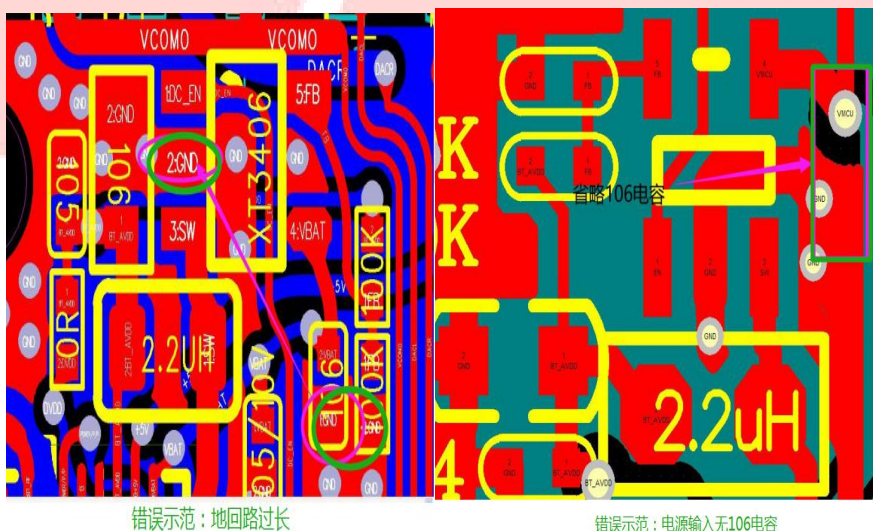
② VMCU、VDDIO、BTA VDD 等电源退耦电容尽量靠芯片管脚放置，且地线回路要尽量短



具体要求如下:

- 1) DCDC 芯片保证三点地的完整性，至少有一面的完整性（输入电容地、输出电容地、芯片地汇合走线尽量短），**特别注意两层板**；
- 2) DCDC 芯片输出电感必须要经过滤波电容后再给主控 BT-AVDD 供电，**DCDC 电感尽量使用绕线电感**，额定电流大于 120mA，直流电阻小于 0.5R
- 3) 电感靠近 SW 脚，SW 网络尽量不要打过孔，尽量短粗，电感下面或反面尽量不走线或放置器件，特别注意 mic 的走线和布局，避免干扰到 mic；
- 4) FB 取样点从输出电容滤波后取，分压电阻靠近 FB 脚，保证分压后的走线尽量短。
- 5) DCDC 电路尽量远离蓝牙天线，避免干扰到蓝牙。
- 6) 不能随意更改标准原理图上的元件参数和要求，如要修改，必须进行试产测试

下图是错误示范:



附录 3：音频信号线和 AGND 的 layout 注意事项

主要涉及音频信号线及地线的处理:

① 关于音频信号线的处理:

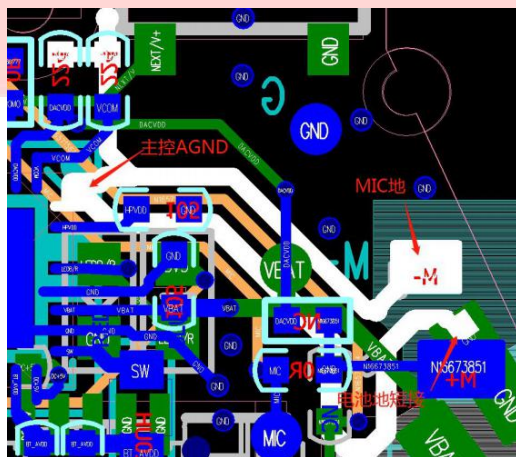
DACL、DACR、AUXL、AUXR、MIC 等音频信号走线时，注意远离数字信号（LCD/LED 信号，USB，SD 等）

② 关于 MIC 咪头 AGND 的处理:

优先保证 MIC 地回路干净，要求咪头地接模拟地 AGND;

布线时，咪头地接 AGND，地回路的顺序为 MIC 地-->主控 AGND-->电池地 GND 短接；

示意图如下:



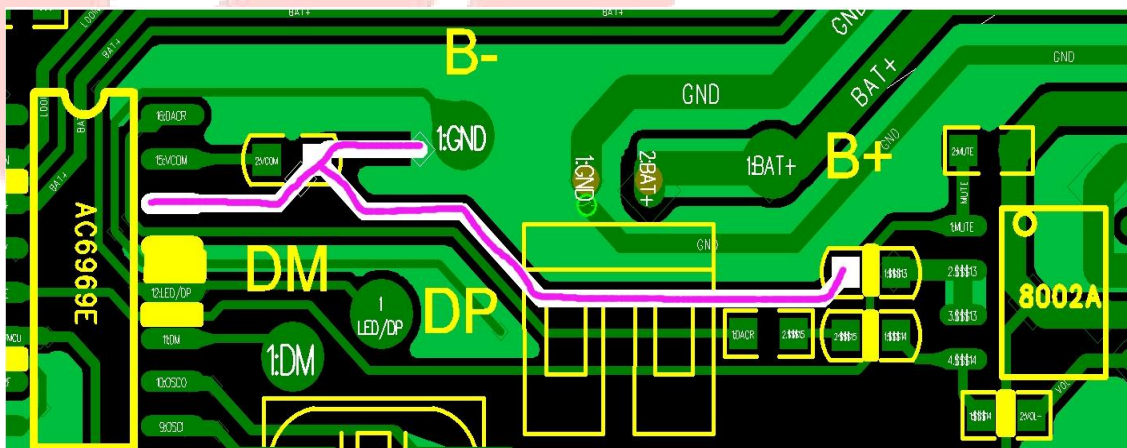
注: 若板框受限无法在电池地短接, 则咪头地 AGND 走线到主控 AGND 处就近短接到数字地 GND(该方式视实际测试效果而定)

③ 关于音箱类 AGND 的处理:

PCB 要求分数字地 GND 和模拟地 AGND:

布线时，功放 bypass 电容需接 AGND，地回路的顺序为 bypass 电容 AGND-->主控 VCOM 退耦电容地 DACVSS-->电池地 GND 短接

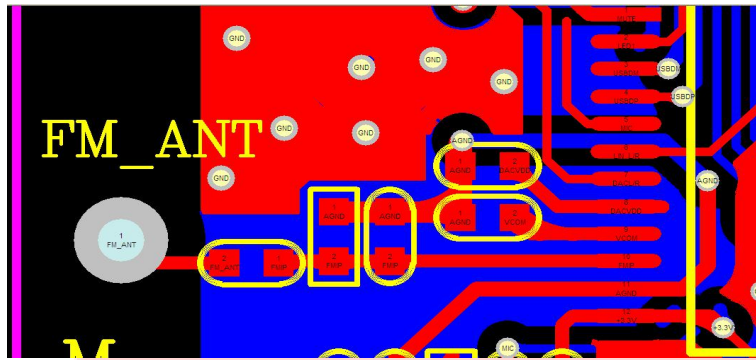
要求走线要尽量短距离大面积，示意图如下：



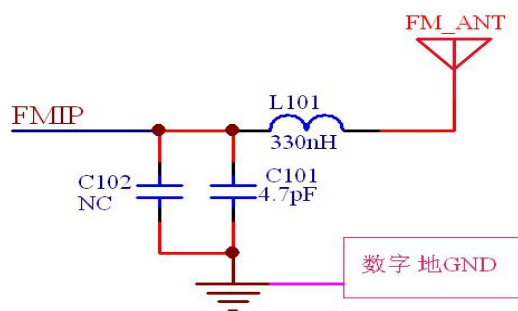
附录 4: FM 模块 layout 注意事项

1、FM 接收较灵敏且容易收到干扰，IC 摆放要考虑蓝牙天线和 FM 天线的位置。尽量做到 FM 天线焊接点靠

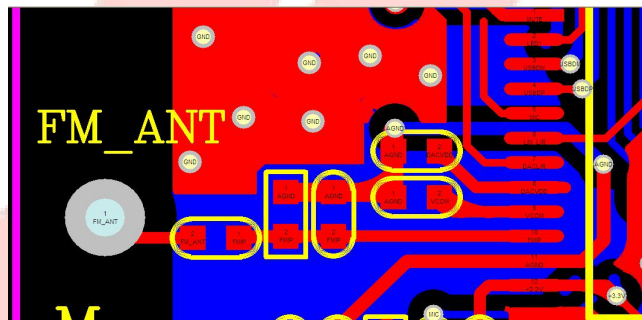
板边放置，FM 天线在板上走线最短，注意焊接的外置天线不要在 PCBA 上过多盘绕。



2、 天线匹配网络靠近芯片引脚放置，天线电路使用 GND 为参考地，参数参考下图所示。



3、 FM 天线走线必须远离其它信号线，天线走线靠板边，FM 天线匹配网络周围要大面积铺 GND，保证 FM 参考地平面的完整性，电池地焊接点尽量放置在 FM 附近，以保证 GND 的回路最短，减少干扰。天线与 GND 铺铜安全间距要加大处理，建议 0.6mm 或以上。



4、 FM 天线复用电路抗干扰处理。一些设计电路，会将音频座、micro USB 充电座等复用天线来提升 FM 性能，但是在电路设计时，要注意天线走线不要太“绕”、“长”，或者有太多分叉。注意在 FM 天线加长的情况下，降低其它加长了的信号线对 FM 的干扰。如下图所示，请将 R18、R20、R19、L6、L1、L2 靠相应座子放置。

